

SOI-MOSFET における反転層電荷のモデル化及びノイズ解析

三浦 道子 (先端研半導体集積科学専攻 教授),
貞近 倫夫 (工学部電子システム課程 B4)

1. 研究目的

近年、LSI の高速・低消費電力化への要求が強くなっており、これまで用いられてきた bulk-MOSFET では性能向上が難しくなっている。そこで Fig.1 に示すような SOI(Silicon on Insulator)構造が注目されてきている。SOI 構造にすることによって、junction capacitance や leak 電流を小さくすることができるのでより高速・低消費電力化が実現できる。しかし現在、安定した SOI-MOSFET 用回路 simulation モデルは存在していない。そこで、当研究室では完全空乏型 SOI-MOSFET モデル HiSIM-SOI を開発している。ここで、HiSIM-SOI の計算の流れを Fig.2 に示す。HiSIM-SOI では電荷を基にさまざまな値を計算するが、現在のところ反転層電荷 Q_1 を正確に記述できていない。そこで本研究は反転層電荷 Q_1 の正確なモデル化を目的とする。

2. これまでの研究成果概要

Q_1 を正確に記述するために、HiSIM-SOI においても従来の HiSIM にならい単位長さあたりの電荷 Q'_1 を channel 方向に積分した (Fig.3)。モデルの検証は、2次元デバイスシミュレータ MEDICI の結果との比較によって行った。さらにモデルの結果と実測を比較するために、本研究では $1/f$ ノイズを用いた。 $1/f$ ノイズを用いた理由は、 Q_1 を直接測定することができないことと、当研究室のこれまでの $1/f$ ノイズ解析により、このノイズを正確に記述するためには Q_1 の特性の正確な見積りが重要であることがわかっていることによる。また開発した Q_1 のモデルを用いて SOI-MOSFET におけるノイズ特性の解析も行った。

次に実際に Q_1 の式を導出した過程を示す。まず電荷のつり合いより、

$$Q'_G + Q'_0 + Q'_1 + Q'_B + Q'_X = 0 \quad (1)$$

また、ポテンシャルのつり合いより、

$$V_{GB} = \phi_{FOX} + \phi_S + \phi_{MS} \quad (2)$$

ここで ϕ_S は

$$\phi_S = \phi_{S,SOI} + \phi_{BOX} + \phi_{S,BULK} \quad (3)$$

である (Fig.4)。(1) (2) (3) 式をもとに Q'_1 についてまとめ、 Q'_1 を $0 \rightarrow L$ まで積分すると最終的には

$$Q_1 = \frac{2}{3} WL (V_{gs} - V_{th,SOI}) C_{FOX} \frac{\eta_{SOI}^2 + \eta_{SOI} + 1}{\eta_{SOI} + 1}$$

$$\eta_{SOI} = 1 - \frac{P_0}{P'_0} \quad P_0 > P'_0 \quad , \quad \eta_{SOI} = 0 \quad P_0 < P'_0$$

$$P'_0 = \frac{V_{gs} - V_{th}}{\alpha_{SOI}} \quad (4)$$

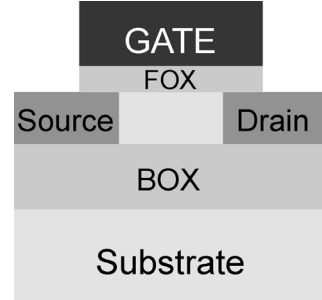


Fig.1 : SOI structure.

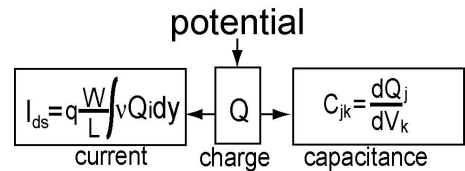


Fig.2 : Flow chart HiSIM-SOI.

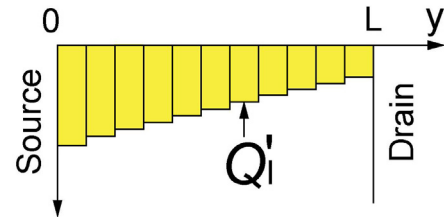


Fig.3 : Integration Method.

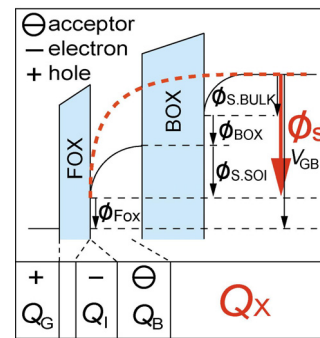


Fig.4 : Definition Q'_X and ϕ_S .

となり、反転層電荷を解析的に記述できた。

式(4)を実際に HiSIM-SOI に組み込んで Q_1 の V_{gs} 依存性を simulation した結果と MEDICI との比較を Fig.5 に示す。Fig.6 には $1/f$ ノイズの実測と今回導出した Q_1 を組み込んだ HiSIM-SOI を用いた simulation 結果を示す。これらの結果から Q_1 が正確にモデル化できているといえるが、Fig.6 において、モデルで再現できていない点 (図中 A) が確認できる。この理由として Impact-ionization による電流の増加が考えられる。ここでは Impact-ionization はモデルでは考慮されていない。そこでこの条件 (A) で MEDICI を使い、Source 端において、Impact-ionization を考慮したときとしないときで、深さ方向の電子分布を計算した結果を Fig.7 に示す。Impact-ionization による基板浮遊効果によって深い領域にも電子が分布するようになり、結果的に電流値を上昇させている。これらの基板浮遊効果が原因でノイズが大きくなったと考えられる。

次に、モデルを用いた SOI-MOSFET と bulk-MOSFET におけるノイズの比較を Fig.8 に示す。bulk-MOSFET は SOI-MOSFET から BOX を取り除いた以外は、同じであるとした。Fig.8 から SOI-MOSFET のほうがノイズが大きいがわかる。これは SOI のほうが電流が多いためであるが、さらに SOI では先に述べた Impact-ionization をはじめ、まだ HiSIM-SOI に組み込まれていない、 $1/f$ ノイズを大きくする様々な現象が起こると考えられる。以上のことから、SOI-MOSFET は bulk-MOSFET に比べ、ノイズが大きくなるといえる。

3. まとめ

SOI-MOSFET における反転層電荷のモデルを導出し、HiSIM-SOI に組み込んだ。また SOI-MOSFET における $1/f$ ノイズを測定し、実測値とモデルを比較することで反転層電荷のモデルを検証した。更に実測値から SOI-MOSFET におけるノイズを解析し、SOI-MOSFET では $1/f$ ノイズが大きくなることがわかった。

4. 今後の予定

HiSIM-SOI の完成度を評価することができた。今後は回路を用いたモデル制度の評価を行う。

参考文献

- [1] HiSIM1.1 User's Manual
(<http://www.starc.or.jp/kaihatu/pdgr/hisim/>)
- [2] Yannis Tsividis
"Operation and Modeling of The MOS Transistor"

5. これまでの研究発表、特許等

国際会議、学会発表等

N. Sadachika, Y. Uetsuji, D. Kitamaru, L. Weiss, U. Feldmann, S. Baba, H. J. Mattausch, M. Miura-Mattausch, "Fully-Depleted SOI-MOSFET Model for Circuit Simulation and Its Applications to $1/f$ Noise Analysis," Proc. Simulation on Semiconductor Processes and Devices, 2004.

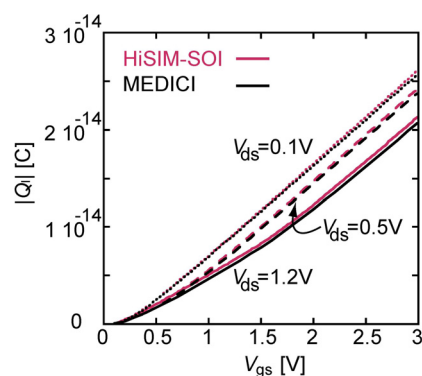


Fig.5 : Comparison with MEDICI.

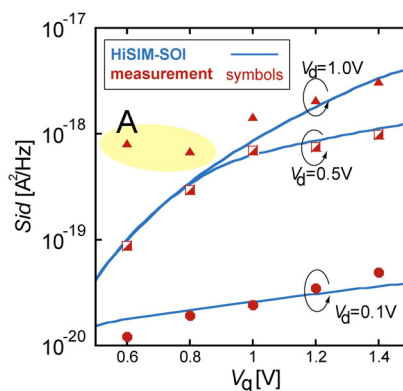


Fig.6 : Comparison between model and experiment.

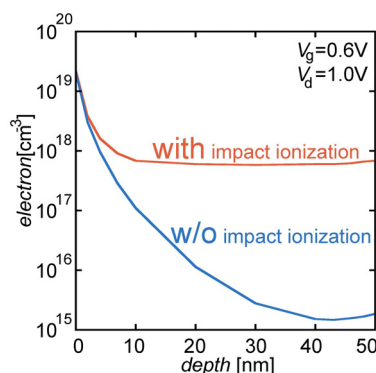


Fig.7 : Influence of impact-ionization.

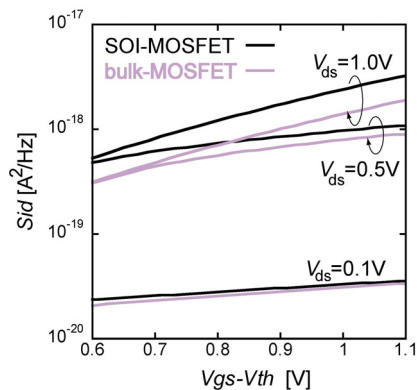


Fig.8 : Comparison between SOI and bulk.