

自己組織化半導体ナノ構造を用いた多値メモリ、 極微細・超高感度光センサおよび分子認識デバイスの開発

宮崎 誠一 (先端研半導体集積科学専攻 教授),

池田 弥央 (ナノデバイス・システム研究センター 研究員),

Yudi Darma (先端研量子物質科学専攻 D2), 柴口 拓 (先端研量子物質科学専攻 M1),

東 清一郎 (先端研半導体集積科学専攻 助教授), 村上 秀樹 (先端研半導体集積科学専攻 助手)

1. 研究目的

ナノメートル寸法の半導体極微細構造では、量子力学的効果[1, 2]やクーロンブロックイド効果[3]が顕在化し、バルク半導体結晶では見られない特徴的な物性・現象が室温においても発現する。従って、これらをデバイス動作・特性に積極反映させることができれば、従来の半導体デバイスの高性能化のみならず、新たな機能デバイス開発が展開する。

そこで、本研究では、極微細シリコン MOS デバイスを機能レベルで進化させることを意図して、ナノメートル領域で寸法制御された量子構造を MOS デバイスに組み込んで、小数電子・小数光子を使って機能動作するデバイスの開発することを、主目的として研究を推進している。具体的には、室温・低電圧で多値メモリ動作する機能集積デバイスの実用化を目指し、高密度集積したシリコン系量子ドットをフローティングゲート[4, 5]に用いた極微細 MOS トランジスタの研究を行っている。この研究において、デバイス設計のガイドライン明らかにするための物理モデルの構築と高機能・高性能化のためのプロセスインテグレーションを推進している。また、この研究で得られつつある成果をベースとして、ナノメートルサイズの特定の高分子を高感度認識できる新規な分子認識デバイスの開発への展開も計画している。現在、思案・計画段階であるが、シリコン系量子ドットフローティングゲート MOS デバイスの上部ゲートスタック構造をナノポーラスゲート金属と高誘電率コントロールゲート絶縁膜で構成し、高分子の立体構造の違いでその吸着量が大きく変わることを利用したデバイスの開発に取り組む予定である。

新電子材料の合成の観点からは、セルフアラインプロセスを用いて高密度・三次元配列制御したシリコン系量子ドットにおいて、孤立量子ドットにない結合ドットアレイ固有の物性・機能を探査し、その物性制御手法を確立する事を目指しています。また、この量子ドットアレイ構造をメモリ素子のフローティングゲート層や発光・受光素子の活性層に応用し、その有用性をデバイスレベルで確認する事を計画している。

本プロジェクトでは、以下の 5 項目に力点を置いて研究を推進している。

1. ナノメートル寸法のシリコン単結晶粒が極薄シリコン酸化(SiO₂)膜を挟んで二次元および三次元に高密度・規則配列した量子ドット集積構造を作成するプロセス技術を確立す

る。

2. ドットサイズおよび隣接ドット間の SiO₂ 膜厚を精密制御して、量子ドット間の電子状態の結合・融合が、物性にどの様に反映されるかを定量的に明らかにする。
3. シリコン量子ドット形成時に III および V 族不純物をデルタドーピングして、量子ドット集積構造の価電子制御を調べると共に、不純物ドーピングがキャリア輸送および再結合ダイナミクスに及ぼす影響を明らかにする。
4. 量子ドット内の電子エネルギー準位の変調・制御を意図して、ゲルマニウムコアを持つシリコン量子ドットやシリコンゲルマニウム量子ドットの立体集積構造を作成し、光学的・電気的特性を調べ、物性制御の指針を得る。
5. 量子ドット集積構造の電子注入および保持特性に基づいて、フローティングゲート型 MOS メモリを設計・試作し、室温・多値記憶動作を確認する。また、量子ドット集積構造中のキャリア生成・再結合や電子輸送特性を生かし、トンネルデバイス及び Si チップ内光インターコネクション用アクティブ素子への応用を探索する。

2. これまでの研究成果概要

2.1 減圧 CVD による Si 量子ドットの自己組織化形成

モノシラン(SiH₄)系ガスを用いた減圧化学気相堆積(LPCVD)法において堆積初期過程を精密制御することで、ナノメートル寸法の半球状 Si 単結晶粒(ドット)をシリコン酸化膜(SiO₂)上に自己組織的に高密度・一括形成できる[6]。

560~700°Cの温度範囲で SiH₄ ガスの LPCVD で、Si ドットを 1000°C熱酸化 SiO₂ 膜(膜厚 2.5nm)上に形成し、Si ドットの面密度およびサイズを原子間力顕微鏡(AFM)により評価した。その結果、ドット密度の増加に必要な活性化エネルギーは 4.8eV で、SiO₂ の標準生成熱から求めた Si-O の結合エネルギーと一致することが分かった。従って、SiO₂ 膜上での Si ドット初期核形成は、Si-O 結合の熱解離による表面ダングリングボンド生成で律速されていると考えられる。これに対し、LPCVD 直前に希釈 HF 処理によって OH 結合終端した SiO₂ 表面では、Si ドット密度は飛躍的に増大すると共に、活性化エネルギー

も 1.75eV と顕著に低下する。この結果は、表面 Si-OH 結合が SiH₂ 等の反応前駆体の反応活性サイトとなることを示している。実際に、LPCVD 直前に、0.1%HF 処理や純水浸漬時間を制御して、SiO₂ 膜表面の Si-OH 結合量を意図的に変化させて、Si ドット形成行くと、Si-OH 結合量に比例して Si ドット密度が増大する。Si ドットサイズの形成温度依存性からは、面内方向サイズ(直径)及び半球状 Si ドット高さの活性化エネルギーは、それぞれ 0.82eV, 2.2eV となり、Si 初期核での SiH₄ 熱分解及び Si の凝集が律速となることが分かっている。さらに、Si ドット形成時の SiH₄ 分圧依存性からは、0.1Torr 以下で、Si ドット密度が急激に減少することから、反応前駆体の供給量が低い場合、核発生初期の Si クラスターの熱分解脱離が顕在化することを見出した。上述の反応活性サイトの制御と成長核の自然発生抑制を組み合わせることで、後述するように、位置制御した Si ドット形成が可能となる。

また、LPCVD 反応装置への SiH₄ ガスと GeH₄ ガスの交互供給制御によって、Si ドットへの Ge の選択成長、さらに Ge 上への Si 選択成長を連続して、行うことで、Ge コアを持った Si 量子ドットの形成にも成功している。この場合は、Si クラッドと Ge コア界面に発生する構造歪を緩和するために、ドット形状は、球体となることが分かっている。

2.2 表面反応制御による Si 量子ドットの形成位置制御

真空一貫プロセスによる、高精度な量子ドット位置制御技術の開発を検討した。具体的には、Si 基板上 SiO₂ 膜(1nm)を形成し、この表面を大気に曝すことなく ~10⁻⁵Pa の水素分圧下で、負バイアス印加した PtIr-STM 探針で走査し、低エネルギー電子ビームを SiO₂ 表面に照射した。清浄な PtIr 探針表面には、水素が解離吸着する。探針-試料 (SiO₂/Si) 間に 10V 程度印加することにより原子状水素はイオン化脱離して SiO₂ 表面に照射されるので、電子ビーム照射で生成された SiO 及び Si ダングリングボンドが水素により終端されて、反応活性サイトとなる Si-OH 結合や Si-H 結合が生成されると考えられる。このビーム照射した試料を、大気中に曝すことなく LPCVD 反応炉へ真空搬送して、Si 量子ドットを形成した結果、STM 探針を走査したライン状及び 2 次元スポット状に Si ドットを規則配列することができた (図 1)。

2.3 孤立量子ドットにおける帯電状態評価

膜厚 4nm の SiO₂ 膜上に Si ドット(表面酸化膜厚 2nm)を形成した試料の表面を、-3~+3V 印加した

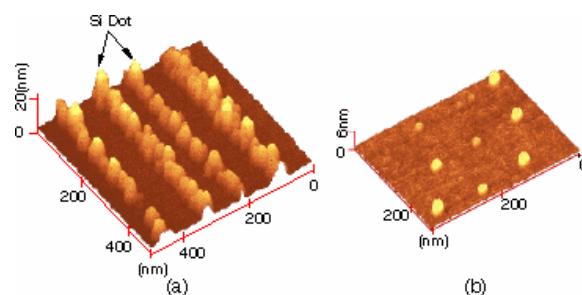


Fig. 1 AFM image obtained after Si dot formation at 560°C on the SiO₂ surface modified with spot and densely lined patterns by the STM tip. In the STM surface modification prior to LPCVD, the tip bias was applied at -10V with respect to the substrate.

導電性 AFM 探針を用いてタッピングモード(コンタクトモード)で走査(室温・クリーンルーム大気中)した後、ドットの帯電状態を定量する為に、Kelvin プロブモード(ノンコンタクトモード)で表面電位像を測定した。電子注入前は、Si ドット有無にかかわらず、均一な表面電位が得られているに対して、-3V 印加後は、Si ドット位置での表面電位は、ドットサイズに応じて約数十から百数十 mV 低下し、ドットが負帯電する。この時、Si ドットが存在しない領域(酸化膜表面)では、表面電位変化は認められない。この負帯電状態は、室温、クリーンルーム大気中で 60 分放置後も、安定して観測できることを確認している。さらに Si ドットを負帯電させた後、+2V 印加した導電性 AFM 探針で走査すると、ドット位置での表面電位変化は完全に消失し、ドットが電氣的に中性なる。このドットの場合、+3V 印加することで、中性ドットから電子が放出して正帯電することも分かっている。電子注入前後で観測された表面電位変化量の Si ドットサイズ依存性を、表面電位測定時の簡単な等価回路を用いた計算結果を比較した結果、ドット内に一個の電子が安定保持されることが明らかになった。

同様な表面電位測定を Ge コアを持つ Si ドットについて行った結果、Si 量子ドットの負帯電状態とは異なり、電子注入では、ドット中央部よりもむしろ周辺部の電位が大きく、Si ドット内に注入された電子は Si クラッド中あるいは Si クラッド/Ge コア界面に存在することが示唆された。また、電子を引き抜いた(正孔保持)場合には、Pure Si ドットと同様に、ドット位置中央でも電位変化がもっとも大きく、正孔がドット中央部、すなわち Ge コア内に安定保持されることが分かった。この観測結果は、構造緩和した Si/Ge ヘテロ接合の電子帯構造と、矛盾しない結果である。

2.4 量子ドットフローティングゲート MOS キャパシタの特性

p 型基板及び n 型基板 MOS キャパシタの容量-電圧(C-V)特性及び電流-電圧(I-V)特性をそれぞれ図 2(a)及び(b)に示す。n 型基板 MOS キャパシタの C-V 特性において、ゲート電圧 V_g を $V_g=+3V$ から負方向に掃引後、折り返し $V_g=-3V$ から正方向に掃引したとき、C-V カーブは負バイアス側に 0.27V シフトする。これは、ゲートに負バイアス印加することで、Si 基板から Si 量子ドットへ正孔が注入されたため、フラットバンド電圧がシフトしたためであると解釈できる。さらにゲート電圧が増加すると $V_g=0V$ 付近で容量は減少し、 V_g を +3 から掃引したときの C-V カーブと一致することから、このゲート電圧領域では Si 量子ドットへ注入された正孔は完全に放出した結果として理解できる。この結果に加えて、n 型基板 MOS キャパシタの I-V 特性において、 $V_g=-3V$ から正方向に掃引したとき、 $V_g=0V$ 付近に正の電流ピークが見られる。この電流ピークに対応するゲート電圧は、C-V 特性において正孔放出に伴い容量減少が起こるゲート電圧と対応することから、この電流ピークは Si 量子ドットからの正孔放出に伴う過渡電流であると考えられる。これらの特性は、p 型基板 MOS キャパシタの電子注入・放出を反映した C-V 特性及び I-V 特性と $V_g=-0.45V$ を基準に対称であり、p 型基板及び n 型基板のフェルミエネルギーの

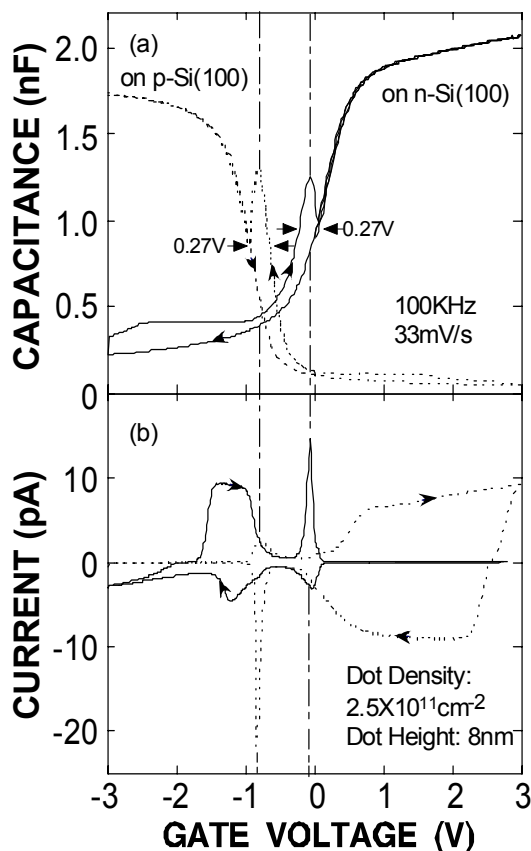


Fig. 2 Capacitance-voltage (a) and current-voltage (b) characteristics of Si-QDs floating gate MOS capacitors fabricated on p-Si(100) and n-Si(100).

差を反映している。また、フラットバンド電圧シフト量の絶対値も一致する。このことは、Si 量子ドットが電荷保持ノードとして機能していることを示唆している。C-V 特性において、100Hz-100KHz の周波数領域で、周波数依存性が認められないことも、上述の解釈が強く支持される。フローティングゲートの電荷保持特性は、下地トンネル酸化膜厚や基板バイアスに強く依存する。しかし、量子ドットフローティングゲートを 2 層積層すると、下地トンネル酸化膜厚を厚くすることなく(書き込み時間を増大することなく)、電荷保持特性を大幅に改善できることも明らかにした(図 3)。

2.5 量子ドットフローティングゲート n-MOSFET の特性

Si 量子ドットをフローティングゲートにした n-MOSFET のドレイン電流-ゲート電圧(I_d-V_g)特性を図 4 に示す。ドレイン電圧 $V_d=50mV$ 一定とし、ゲート電圧 $V_g=-4V$ を 1 分間印加して Si 量子ドット中の電子を放出させた後、 $-4V$ から $+3V$ まで掃引すると、ドレイン電流の 3 段階の増減が観測できた。これは、Si 量子ドットへ電子が 3 段階に注入され、それに伴って MOSFET のしきい値電圧(V_{th})がプラス側へシフトしたためである。また、 $+3V$ から折り返し掃引した場合は、しきい値電圧はシフトしたままの状態となり、Si 量子ドット内に注入された電子が保持されていることを示す。更に、異なるゲート電圧掃引速度($4.6\sim 61mV/s$)における I_d-V_g 特性では、掃引速度が増加するにつれて、より高電圧側で電子注入が起こる。これは、Si 量子ドットへの電子注入は電圧及び時間に依存することを示している。また、異なる掃引速度においても、しきい値電圧は離散的にシフトすることから、3 段階のしきい値電圧シフトは、Si 量子ドットへの電子注入に起因したものであ

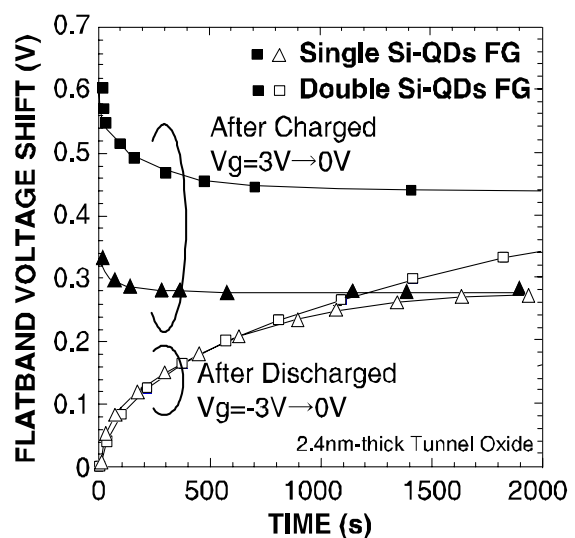


Fig. 3 Retention characteristics of MOS capacitors with the floating gate consists of double-stacked and a single-layer Si QDs.

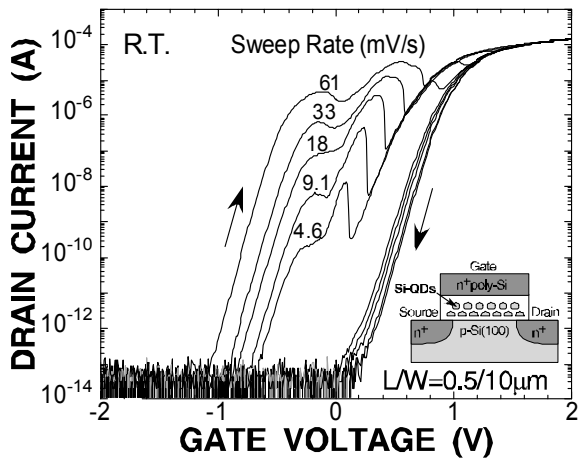


Fig. 4 Drain current vs gate voltage characteristics of a Si-QDs floating gate MOSFET, which were measured after fully discharged at a gate bias of -4V. The drain voltage was 50mV. The voltage sweep rate was changed in the range from 4.6 to 61mV/s. A cross-sectional view of a Si-QDs floating gate MOSFET is illustrated in the inset.

ると結論できる。

Si 量子ドットへの電子注入過程を明らかにするために、ゲート電圧 $V_g = -4V$ を 1 分間印加して Si 量子ドットから電子を完全に放出させた後、ゲート電圧をパラメータにドレイン電流の時間変化 (I_d-t) を測定した(図 5)。時間の経過と共に Si 量子ドット内に電子が注入され、電流値が一定の状態(準安定状態)を経て階段状に減少することが分かった。これは準安定状態において、全電荷量を保持した状態で注入された電子がドット間を移動して再配置すると解釈でき、近接ドット間のクーロン相互作用に起因した現象と考えられる。

ゲート電圧 +0.6V 一定で異なる温度 (200 ~ 350K) において、電子放出後の I_d-t 特性を調べた結果を図 6 に示す。温度によらず、段階的で電子注入する状況を明瞭に観測することができる。特徴的な点は、温度が低下するにつれて、注入時間 (Δt_1) 及び準安定時間 (Δt_2) は増加することである。それぞれの速度 (時間の逆数) をアレニウスプロットした結果 (図 7)、電子注入の進行には、約 0.3eV 程度の活性化エネルギー (E_a) を持った過程が律速していることが示唆される。この値は、Si 量子ドットの荷電状態間のエネルギー準位 (量子化エネルギーとチャージングエネルギーの総和) とほぼ等しいことから、段階的な電子注入には、クーロンブロックに加え、エネルギー準位の異なる Si 量子ドット間の電子移動が関与していると解釈できる。

光照射が I_d-t 特性に及ぼす影響を調べた結果を図 8 に示す。波長 780nm (1.59eV) の半導体レーザー光照射によって、チャネル内の電子濃度が増大し、ドレイン電流レベルが増加するものの、暗時の I_d-t 特性と類似して、ドットフローティングゲート

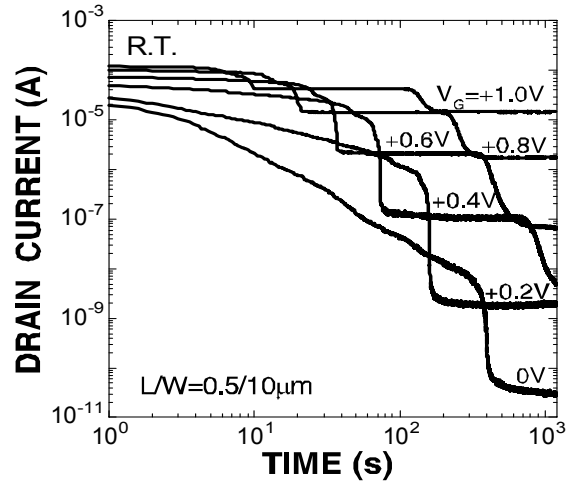


Fig. 5 Temporal change in drain current at various gate biases and a drain voltage of 50mV after complete discharging of a Si-QDs floating gate at a gate voltage of -4V.

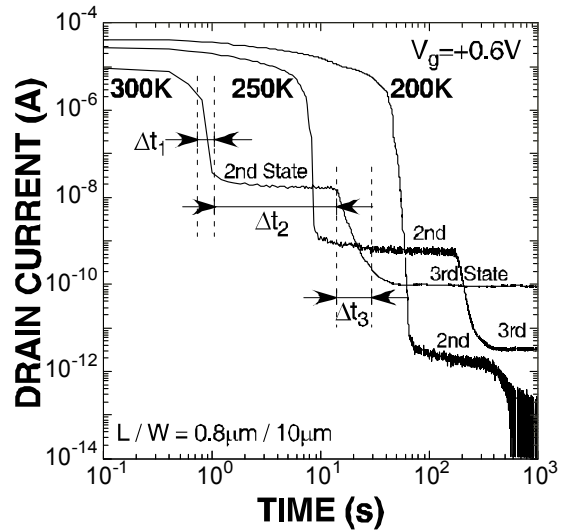


Fig. 6 Temperature dependence of I_d-t characteristics at a gate bias of 0.6V after complete discharging under the same condition of Figs 4 and 5. The drain voltage was 50mV. The definition of characteristics time (Δt_1 , Δt_2 and Δt_3) is demonstrated in the curve at 300K.

への多段階電子注入や、準安定な荷電状態は、明瞭に観測することができ、時間スケールは顕著に短くなる (電子注入が加速される) ことが分かる。安定な荷電状態において、光照射を止めると、暗時の電流レベルまで、速やかに低下する。この結果は、ドットフローティングゲートに注入した電荷量は、光照射の有無に関わらず、一定であることを示している。すなわち、光照射においても、熱平衡レベルの保持電荷量を越えて、電子注入できないことを示している。ドットフローティングゲートへの電子注入は、光量および光エネルギーの増大によっても、加速できることも分かっている (図 9 および 10)。したがって、光照射下の準安定状態において、ドットフローティングゲートにおける注入電子の再配置が、加速

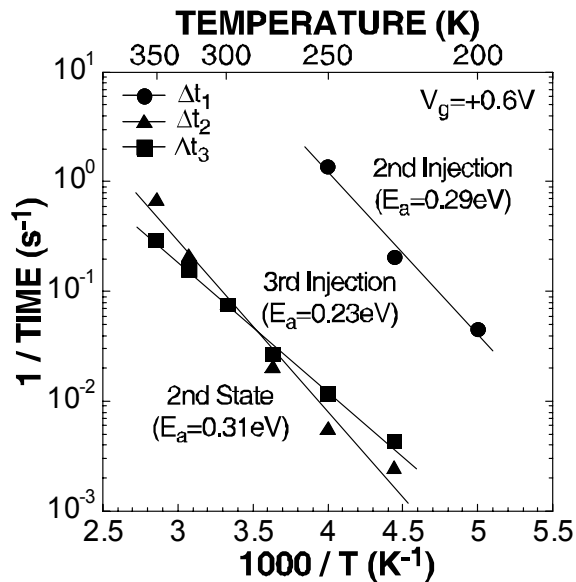


Fig. 7 Arrhenius plots of 2nd injection (Δt_1) and 2nd state (Δt_2) and 3rd injection (Δt_3) times from I_d - t characteristics.

されること示唆している。実際、準安定状態になった初期段階で、光照射をやめると、注入電子の再放出に伴う電流増加が観測される(図11)。また、準安定状態で十分時間経過した場合には、この再放出が殆ど観測されなくなる。サブギャップ光(0.8eV)照射では、電子注入が加速されないことから、チャネル電子の光励起の影響は殆ど無いと言える。したがって、基板表面のチャネル電子濃度の増大によって、トンネル酸化膜およびドット間に印加される実効電界の増加が、電子注入を加速したと解釈できる。

3. まとめ

減圧 CVD における堆積初期過程を精密制御することで、ナノメートルサイズのシリコンドットあるいはその中央にゲルマニウムコアを持つドットをシリコン熱酸化膜上に自己組織的に形成することができる。

単一のナノドットにおける電子注入・保持・放出特性は、AFM/Kelvin プローブを用いた表面電位像変化から定量評価することができ、Ge コア Si ドットにおいては、ドット内に注入された電子は Si クラッド中あるいは Si クラッド/Ge コア界面に存在することが明らかになった。

zSi 量子ドットフローティングゲートを持つ MOS キャパシタおよび MOS トランジスタにおいて、ドットフローティングゲート内の保持電荷量が多段階変化する特性を 200~350K の温度領域で調べた。ドットフローティングゲートから電子を完全に放出させた後、ゲート電圧一定で、ドレイン電流の時間変化を観測すると、電流値が一定の状態(準安定状態)を

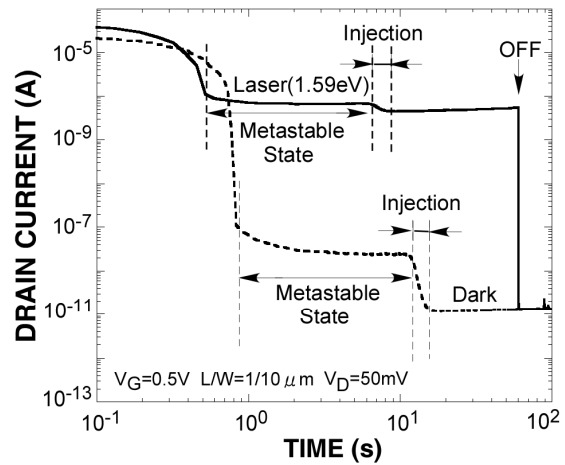


Fig. 8 Temporal changes in the drain current measured at $V_g = 0.5V$ under irradiation of 780nm (1.59eV) light and dark condition after complete discharging of the Si-QDs floating gate at $V_g = -4V$. Electron charging to the Si-QDs floating gate causes the threshold voltage shift resulting in the decrease in I_d .

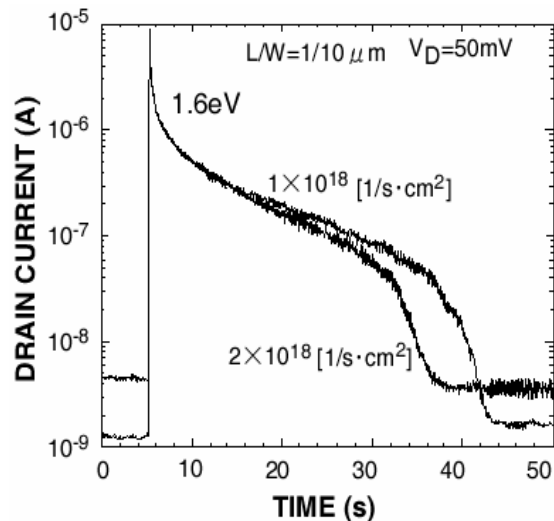


Fig. 9 The temporal changes in the drain current measured at $V_g = 0V$ under 1.59eV light irradiation with photon fluxes of 1×10^{18} and $2 \times 10^{18} \text{ cm}^{-2}/\text{s}$ after complete discharging of the Si-QDs floating gate at $V_g = -4V$.

経て階段状に減少する。この結果は準安定状態において、全電荷量を保持した状態で注入された電子がドット間を移動して再配置すると解釈でき、近接ドット間のクーロン相互作用に起因した現象と考えられる。注入時間及び準安定時間の温度依存性からは、ドットフローティングゲートへの電子注入は、約 0.3V の活性化エネルギーを必要とする過程が律速していると推察される。この値(0.3V)は、電子注入には、隣接ドットにおける異なるエネルギー準位間の電子移動が関与することを示唆している。また、光照射によってチャネル電子濃度を増大させることで、準安定状態におけるドットフローティングゲート内の

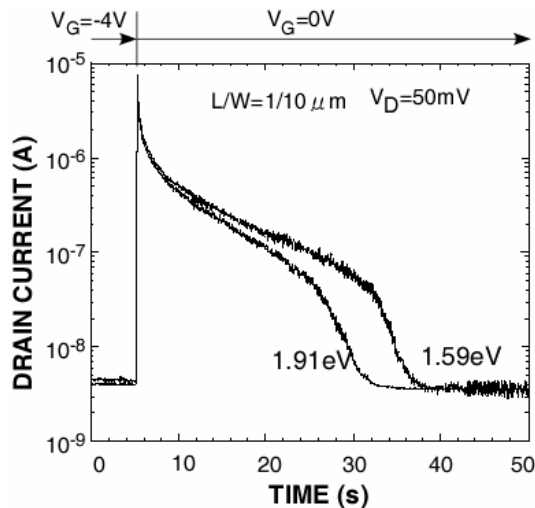


Fig. 10 The temporal changes in the drain current measured at $V_g = 0V$ under light irradiation of 1.59eV and 1.91eV photons with the same flux after complete discharging of the Si-QDs floating gate at $V_g = -4V$.

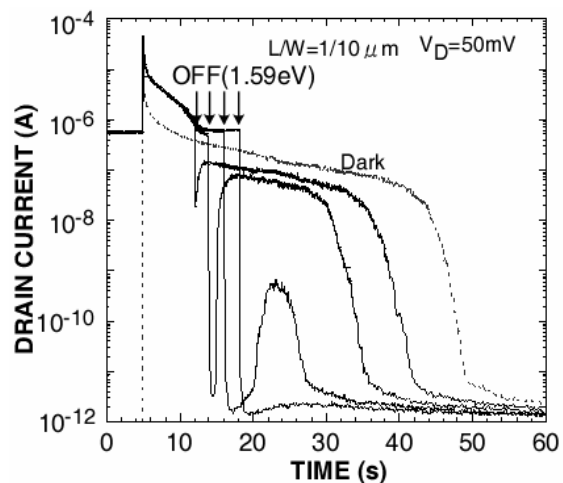


Fig. 11 Temporal change in the drain current, which was measured at $V_g = 0V$ when the 1.59eV light irradiation was turned off at various time as indicated by arrows. The result obtained without light irradiation anytime is also shown as a reference.

電子再配置が、加速できることを明らかにした。

4. 今後の方針

量子ドットフローティングゲート MOFET の更なる特性改善に向け、ドットサイズ分布の制御や量子ドットフローティングゲートの構造最適化、特にドット間のトンネル酸化膜の膜厚制御を検討する。また、量子ドットへのイオン化不純物添加を精密制御して、価電子制御と荷電状態の制御に着手し、光入力多値動作する機能メモリや高感度光検知のための量子ドット立体集積構造の研究を推進する。

謝辞

本研究の一部は、科学研究費補助金基盤研究(A)「自己組織化シリコン系量子ドットにおけるスーパーアトム構造の創成と電子状態制御」(研究代表者:宮崎誠一)の支援を受けて行われた。その成果は、共同研究者である東助教授、村上秀樹助手および学生諸子(池田弥央、Yudi Darma、柴口拓)の協力によって得られた。ここに感謝いたします。

参考文献

- [1] M. Fukuda et al., Appl. Phys. Lett. 70 (1997) 2291.
- [2] S. A. Ding et al., Appl. Phys. Lett. (1998) 3881.
- [3] A. Dutta et al., Jpn. J. Appl. Phys. 39 (2000) 4647.
- [4] S. Tiwari et al., Appl. Phys. Lett. 68 (1996) 1377, ibid 69 (1996) 1232.
- [5] A. Kohno et al., Jpn. J. Appl. Phys. 40 (2001) L721.
- [6] S. Miyazaki et al., Thin Solid Films 369 (2000) 55.
- [7] S. Miyazaki et al., Proc. of the 25th Int. Conf. on Phys. of Semicond. (2001) p.373.

- [8] N. Shimizu et al., Jpn. J. Appl. Phys. 39 (2000) 2318.

5. これまでの研究発表

[I] Published Papers on This Research

1. Yudi Darma, Hideki Murakami and S. Miyazaki, "Influence of Thermal Annealing on Compositional Mixing and Crystallinity of Highly-Selective Grown Si Dots with Ge Core", Appl. Surf. Sci. 224 (2004) 156-159.
2. K. Takeuchi, H. Murakami and S. Miyazaki, "Electronic Charging State of Si Quantum Dots formed on Ultrathin SiO₂ as Evaluated by AFM/Kelvin Probe Method" Proc. of ECS Int. Semicond. Technol. Conf. (2003) pp.1-8.
3. M. Ikeda, Y. Shimizu, H. Murakami and S. Miyazaki, "Multiple-Step Electron Charging in Silicon-Quantum-Dot Floating Gate Metal-Oxide-Semiconductor Memories", Jpn. J. Appl. Phys. 42 (2003) 4134-4137.
4. Y. Darma, R. Takaoka, H. Murakami and S. Miyazaki, "Self-Assembling Formation of Silicon Quantum Dots with a Germanium Core by Low-Pressure Chemical Vapor Deposition", Nanotechnology, 14 (2003) 413-415.
5. Y. Darma, H. Murakami and S. Miyazaki, "Formation of Nanometer Silicon Dots with Germanium Core by Highly-Selective Low-Pressure Chemical Vapor Deposition", Jpn. J. Appl. Phys. 42, 6B (2003) 4129-4133.

[II] International Conference Papers

1. Y. Darma and S. Miyazaki, "Characterization of Electronic Transport Through Si Dot with Ge Core Using AFM Conducting Probe", Dig. of Papers of 2003 International Microprocesses and Nanotechnology Conference (Tokyo, Oct. 29-31, 2003) pp. 22-23.

2. M. Ikeda, Y. Shimizu, T. Shibaguchi, H. Murakami and S. Miyazaki, "Multiple-Step Electron Charging in Si Quantum-Dot Floating Gate nMOSFETs", Extended Abst. of 2003 Int. Conf. on Solid State Devices and Materials (Tokyo, September 16-18, 2003) pp. 846-847.
3. Y. Darma, K. Takeuchi and S. Miyazaki, "Electronic Charged States of Single Si Quantum Dots with Ge Core as Detected by AFM/Kelvin Probe Technique" Extended Abst. of 2003 International Conference on Solid State Devices and Materials (Tokyo, September 16-18, 2003) pp. 300-301.
4. Y. Darma and S. Miyazaki, "Thermal Stability of Nanometer Dot Consisting of Si Clad and Ge Core as Detected by Raman and Photoemission Spectroscopy", Proc of 2003 Asia-Pacific Workshop on Fundamentals and Applications of Advanced Semiconductor Devices (Busan, June 30-July 2, 2003) pp. 145-149.
5. T. Shibaguchi, Y. Shimizu, M. Ikeda, H. Murakami and S. Miyazaki, "Analysis of Charging Characteristics in MOSFETs with a Si-Quantum-Dots Floating Gate", Prod of 2003 Asia-Pacific Workshop on Fundamentals and Applications of Advanced Semiconductor Devices (Busan, June 30-July 2, 2003) pp. 151-154.
6. Y. Darma, H. Murakami and S. Miyazaki, "Influence of Thermal Annealing on Compositional Mixing and Crystallinity of Highly-Selective Grown Si Dots with Ge Core, Extended Abst. of 1st Intern. SiGe Technology and Device Meeting (Nagoya, Jan. 15-17, 2003) pp. 209-210.
7. Y. Darma, H. Murakami and S. Miyazaki, "Formation of Nanometer Silicon Dots with Germanium Core by Highly-Selective Low-Pressure Chemical Vapour Deposition", Dig. of Papers of Int. Microprocesses and Nanotechnology Conf. (Tokyo, Nov. 6-8, 2002 pp. 58-59
8. M. Ikeda, Y. Shimizu, H. Murakami and S. Miyazaki, "Multiple-Step Electron Charging in Si Quantum-Dot Floating Gate MOS Memories", Dig. of Papers of Intern. Microprocesses and Nanotechnology Conf. (Tokyo, Nov. 6-8, 2002) pp. 116-117.
9. Y. Darma, R. Takaoka, H. Murakami and S. Miyazaki, "Self-Assembling Formation of Silicon Quantum Dot with Germanium Core by LPCVD" Proc of 2002 Asia-Pacific Workshop on Fundamentals and Applications of Advanced Semiconductor Devices (Sapporo, July 1-3, 2002) pp. 307-310.

[III] Invited Talks in International Conferences

1. S. Miyazaki, "Charging/Discharging Characteristics of Silicon Quantum Dots and Their Application to Memory Devices", Joint Conf. of 7th Int. Conf. on Advanced Surf. Eng. and 2nd Int. Conf. on Surf. and Interface Sci. and Eng.

(Guangzhou, May 14-16, 2004) p. 138

2. S. Miyazaki, "Self-Assembling of Si Quantum Dots and Their Application to Memory Devices" Int. Conf. on Polycrystalline Semiconductors (Nara, Sept. 10-13, 2002) 105.
3. S. Miyazaki, "Self-Assembling of Si quantum Dots and Their Application to Memory Devices", 2nd Vacuum & Surf. Sci. Conf. of Asia and Australia (Hong Kong, Aug. 26-30, 2002) Mo7.

[IV] Papers on Other Research Works

1. Teshima and S. Miyazaki, "A New Analytical Modeling for Photo-induced Discharge Characteristics of Photoreceptors", Jpn. J. Appl. Phys., (2004) in press.
2. W. Mizubayashi, Y. Yoshida, H. Murakami, S. Miyazaki and M. Hirose, "Statistical Analysis of Soft and Hard Breakdown in 1.9-4.8nm-thick Gate Oxides", IEEE Electron Device Lett. (2004) in press.
3. A. Ohta, M. Yamaoka and S. Miyazaki, "Photoelectron Spectroscopy of Ultrathin Yttrium Oxide Films on Si(100)", Microelec. Eng., 72 (2004) 154-159.
4. M. Yamaoka, M. Narasaki, H. Murakami and S. Miyazaki, "Photoemission Study of Ultrathin Hafnium Oxide Films Evaporated on Si(100), Proc. of ECS Int. Semicond. Technol. Conf. (2003) pp. 229-236.
5. S. Miyazaki, H. Yamashita, H. Nakagawa and M. Yamaoka, "Photoemission Study of Interfacial Oxidation in ZrO₂/Sub-Nanometer SiON_x/Si(100) Stacked Structures", Mat. Res. Soc. Symp. Proc. 747 (2003) 281-286.
6. S. Miyazaki, M. Narasaki A. Suyama M. Yamaoka and H. Murakami, "Electronic Structure and Energy Band Offsets for Ultrathin Silicon Nitride on Si(100)", Appl. Surf. Sci. 216 (2003) 252-257.
7. M. Yamaoka, H. Murakami and S. Miyazaki, "Diffusion and Incorporation of Zr into Thermally-Grown SiO₂ on Si(100)", Appl. Surf. Sci., 216 (2003) 223-27.
8. N. Kosku, F. Kurisu, M. Takegoshi, H. Takahashi and S. Miyazaki, "High-Rate Deposition of Highly Crystallized Silicon Films from Inductively Coupled Plasma", Thin Solid Films, 435 (2003) 39-43.
9. T. Kikkawa, N. Fujiwara, H. Yamada and S. Miyazaki, "Energy Band Structure of Ru/(Ba,Sr)TiO₃/Si Capacitor Deposited by Inductively-Coupled Plasma-Assisted Radio-Frequency- Magnetron Plasma", Appl. Phys. Lett. 81 (2002) 2821-2823.
10. S. Miyazaki, H. Takahashi, H. Yamashita, M. Narasaki and M. Hirose, "Growth and Characterization of Microcrystalline Silicon-Germanium Films", J. Non-Cryst. Solid 299-302 Part I (2002) 148-152.
11. S. Miyazaki, "Characterization of High-k Gate Dielectric/Silicon Interfaces", Appl. Surf. Sci. 190

- (2002) 66-74.
12. H. Murakami, T. Mihara, S. Miyazaki and M. Hirose, "Carrier Depletion Effect in the n⁺Poly-Si Gate Side-Wall/SiO₂ Interfaces as Evaluated by Gate Tunnel Leakage Current", *Jpn. J. Appl. Phys.* 41 (2002) L512-L514.
 13. W. Mizubayashi, Y. Yoshida, S. Miyazaki and M. Hirose, "Quantitative Analysis of Oxide Voltage and Field Dependence of Time-Dependent Dielectric Soft Breakdown and Hard Breakdown in Ultrathin Gate Oxides", *Jpn. J. Appl. Phys.* 41 (2002) 2426-2430.
 14. S. Miyazaki, M. Narasaki, M. Ogasawara and M. Hirose, "Chemical and Electronic Structure of Ultrathin Zirconium Oxide Films on Silicon as Determined by Photoelectron Spectroscopy", *Solid State Electronics*, 16 (2002) 1679-1685.
 15. Teshima and S. Miyazaki, "Improved Performance of Amorphous Silicon Photoreceptor by Using a Thick Surface Layer with a Graded-Band-Gap Structure", *Jpn. J. Appl. Phys.*, 41 (2002) L1294-L1296.
 16. S. Miyazaki, "Characterization of Ultrathin Gate Dielectrics on Silicon by Photoelectron Spectroscopy", *Proc of 2001 MRS Workshop Series - Alternatives on to SiO₂ as Gate Dielectric for Future Si-Based Microelectronics (2002) pp. 8.1-8.7.*
- [V] International Conference Papers on Other Research Works**
1. H. Kaku, S. Higashi, H. Taniguchi, H. Murakami and S. Miyazaki, "A New Crystallization Technique of Si Films on Glass Substrate Using Thermal Plasma Jet", *Abst. of 12th Int. Conf. on Solid Films and Surfaces (Hamamatsu, June 21-25, 2004)*.
 2. K. Makihara, H. Deki, H. Murakami, S. Higashi and S. Miyazaki, "Control of the Nucleation Density of Si Quantum Dots by Remote Hydrogen Plasma Treatment", *12th Abst. of 12th Int. Conf. on Solid Films and Surfaces (Hamamatsu, June 21-25, 2004)*.
 3. N. Kosku, H. Murakami, S. Higashi and S. Miyazaki, "Influence of Substrate DC Bias on Crystallinity of Si Films Grown at a High Rate from Inductively-Coupled Plasma CVD", *Abst. of 12th Int. Conf. on Solid Films and Surfaces (Hamamatsu, June 21-25, 2004)*.
 4. Y. Okamoto, K. Makihara, S. Higashi and S. Miyazaki, "Formation of Microcrystalline Germanium(μc-Ge:H) Films from Inductively-Coupled Plasma CVD", *Abst. of 12th Int. Conf. on Solid Films and Surfaces (Hamamatsu, June 21-25, 2004)*.
 5. K. Torii, T. Aoyama, S. Kamiyama, T. Tamura, S. Miyazaki, H. Kitajima, T. Arikado, "Dielectric Breakdown Mechanism of HfSiON/SiO₂ Gate Dielectric" *2004 Symp. on VLSI Technol. (Honolulu, June 15-17, 2004) 11.4.*
 6. H. Nakagawa, A. Ohta, F. Takeno, S. Nagamachi, H. Murakami, S. Higashi, S. Miyazaki, "Characterization of Interfacial Oxide Layers in Heterostructures of Hafnium Oxides Formed on NH₃-nitrided Si(100)", *Extended Abst. of 2004 Int. Workshop on Dielectric Thin Films for Future ULSI Devices: Sci & Technol. (Tokyo, May 26-28, 2004) pp. 35-36.*
 7. A. Ohta, S. Miyazaki, H. Murakami, T. Kawahara and K. Torii, "Impact of Rapid Thermal O₂-Anneal on Dielectric Stack Structures of Hafnium Aluminate and Silicon Dioxide Formed on Si(100)", *Extended Abst. of 2004 Int. Workshop on Dielectric Thin Films for Future ULSI Devices: Sci & Technol. (Tokyo, May 26-28, 2004) pp. 97-98.*
 8. A. Sakai, S. Sakashita, M. Sakashita, S. Zaima, Y. Yauda and S. Miyazaki, "Praseodymium Silicate Formation by Post-Growth High Temperature Annealing", *Fall Meetings of Mat. Res. Soc. (Boston Dec. 1-5, 2003) E3.23.*
 9. H. Nakagawa, A. Ohta, F. Takeno, H. Murakami and S. Miyazaki, "Characterization of Interfacial Oxide Layers in Heterostructures of Zirconium Oxides Formed on Si(100) and NH₃-nitrided Si(100) surfaces", *Abst. of 7th Int. Conf. on Atomically Controlled Surfaces, Interfaces and Nanostructures (Nara, Nov. 16-20, 2003) p. 253.*
 10. A. Ohta, S. Miyazaki, H. Murakami, T. Kawahara and K. Torii, "Characterization of Dielectric Stack Structures of Hafnium Aluminate and Silicon Dioxide formed on Si(100)", *Abst. of 7th Int. Conf. on Atomically Controlled Surfaces, Interfaces and Nanostructures (Nara, Nov. 16-20, 2003) p. 255.*
 11. S. Miyazaki, "Photoemission Study of High-k Gate Dielectric/Si(100) Heterostructures - Chemical Bonding Features and Energy Band Alignment" *Abst. of AVS 50th Inter. Symp. and Exhibition (Baltimore U.S.A, Nov. 3, 2003) DI-MoM7 (Invited).*
 12. M. Yamaoka, A. Ohta and S. Miyazaki, "Characterization of Hafnium Diffusion into Thermally-Grown SiO₂ on Si(100)", *Extended Abst. of 2003 Int. Conf. on Solid State Devices and Materials (Tokyo, Sept. 16-18, 2003) pp. 810-811.*
 13. K. Makihara, Y. Okamoto, H. Nakagawa, M. Ikeda, H. Murakami and S. Miyazaki, "Local Characterization of Electronic Transport in Microcrystalline Germanium Thin Films by Atomic Force Microscopy Using a Conducting Probe", *Proc. of 2003 Asia-Pacific Workshop on Fundamentals and Applications of Advanced Semiconductor Devices (Busan, June 30-July 2, 2003) pp. 37-40.*
 14. A. Ohta, M. Yamaoka and S. Miyazaki, "Photoelectron Spectroscopy of Ultrathin Yttrium Oxide Films on Si(100)", *Abst. of 13th Bi-annual Conf. on Insulating Films on Semiconductors (Barcelona, June 18-20, 2003) GS20.*

15. A. Ohta, M. Yamaoka, S. Miyazaki, A. Ino, M. Taniguchi, H. Namatame, M. Nakatake, A. Kimura and H. Sato, "Photoelectron Spectroscopy of Ultrathin Yttrium Oxide Films on Silicon", Abst. of 7th Hiroshima Int. Symp. on Synchrotron Radiation (Higashi-Hiroshima, March 13-14, 2003) p.218.
16. K. Makihara, K. Takeuchi, M. Ikeda, H. Murakami and S. Miyazaki "Characterization of Nucleation and Growth of Ge Microcrystallites by AFM (Atomic Force Microscopy) with a Conducting Probe", Proc of 20th Symposium on Plasma Processing (Nagaoka, Jan. 29-31, 2003) pp.321-322.
17. N. Kosku and S. Miyazaki, "Microcrystalline Silicon Films Form Inductively-coupled Plasma", Proc of 20th Symposium on Plasma Processing (Nagaoka, Jan. 29-31, 2003) pp.319-320
18. S. Miyazaki, M. Narasaki and H. Murakami, "Electronic Structure and Energy Band Offsets for Ultrathin Silicon Nitride on Si(100)", Abst of 4th Intern. Symp. on Control of Semiconductor Interfaces (Karuizawa, Oct. 21-25, 2002) A5-3.
19. M. Yamaoka, H. Murakami and S. Miyazaki, "Diffusion and Incorporation of Zr into Thermally-Grown SiO₂ on Si(100)", Abst. of 4th Intern. Symp. on Control of Semiconductor Interfaces (Karuizawa, Oct. 21-25, 2002) A4-3.
20. A. Suyama, H. Yokoi, M. Narasaki, W. Mizubayashi, H. Murakami and S. Miyazaki, "Photoemission Study of Aluminum Oxynitride/Si(100) Heterostructures- Chemical Bonding Features and Energy Band Lineup", Extended Abst. of Int. Conf. on Solid State Devices and Materials (Nagoya, Sept. 17-19, 2002) pp.760-761.
21. H. Murakami, W. Mizubayashi, H. Yokoi, A. Suyama and S. Miyazaki, "Electrical Characterization of Aluminum-Oxynitride Stacked Gate Dielectrics Prepared by a Layer-by-Layer Process of Chemical Vapor Deposition and Rapid Thermal Nitridation", Extended Abst. of Int. Conf. on Solid State Devices and Materials (Nagoya, Sept. 17-19, 2002) pp. 712-713.
22. N. Kosku, F. Kurisu, M. Takegoshi, H. Takahashi and S. Miyazaki, "High-rate Deposition of Highly-crystallized Silicon Films from Inductively-coupled Plasma", Abst. of Joint Intern. Plasma Symp. of 6th APCPST, 15th SPSM, and 11th KAPRA (Cheju, July 1-4, 2002) p. 131.
23. S. Miyazaki, H. Takahashi, M. Sagara and M. Hirose, "Growth and Characterization of Amorphous and Microcrystalline Silicon-Germanium Films" 2002 MRS Spring Meeting (San Francisco, April 4, 2002) A18.1 (Invited).
24. N. Kosku, F. Kurisu, H. Takahashi and S. Miyazaki, "High-rate deposition of highly-crystallized silicon films from inductively-coupled plasma", Extended Abst. of The 5th SANKEN Intern. Symp. (Osaka, March 14, 2002) pp.52-53.
25. S. Miyazaki and H. Murakami, "Characterization of Deposition Process of Microcrystalline Silicon-Germanium Films: In-situ Infrared Attenuated Total Reflection and Ex-situ Raman Scattering Studies", Extended Abst. of The 5th SANKEN Intern. Symp. (Osaka, March 14, 2002) pp.65-66 (Invited).
26. M. Ichioka, S. Miyazaki, M. Taniguchi, H. Namatame, A. Kimura and H. Sato, "Characterization on As+ Heavily-Implanted Layer on Si(100) by X-ray Photoelectron Spectroscopy", Abst. of 6th Hiroshima Int. Symp. on Synchrotron Radiation (Higashi- Hiroshima, March 14, 2002) P-11.