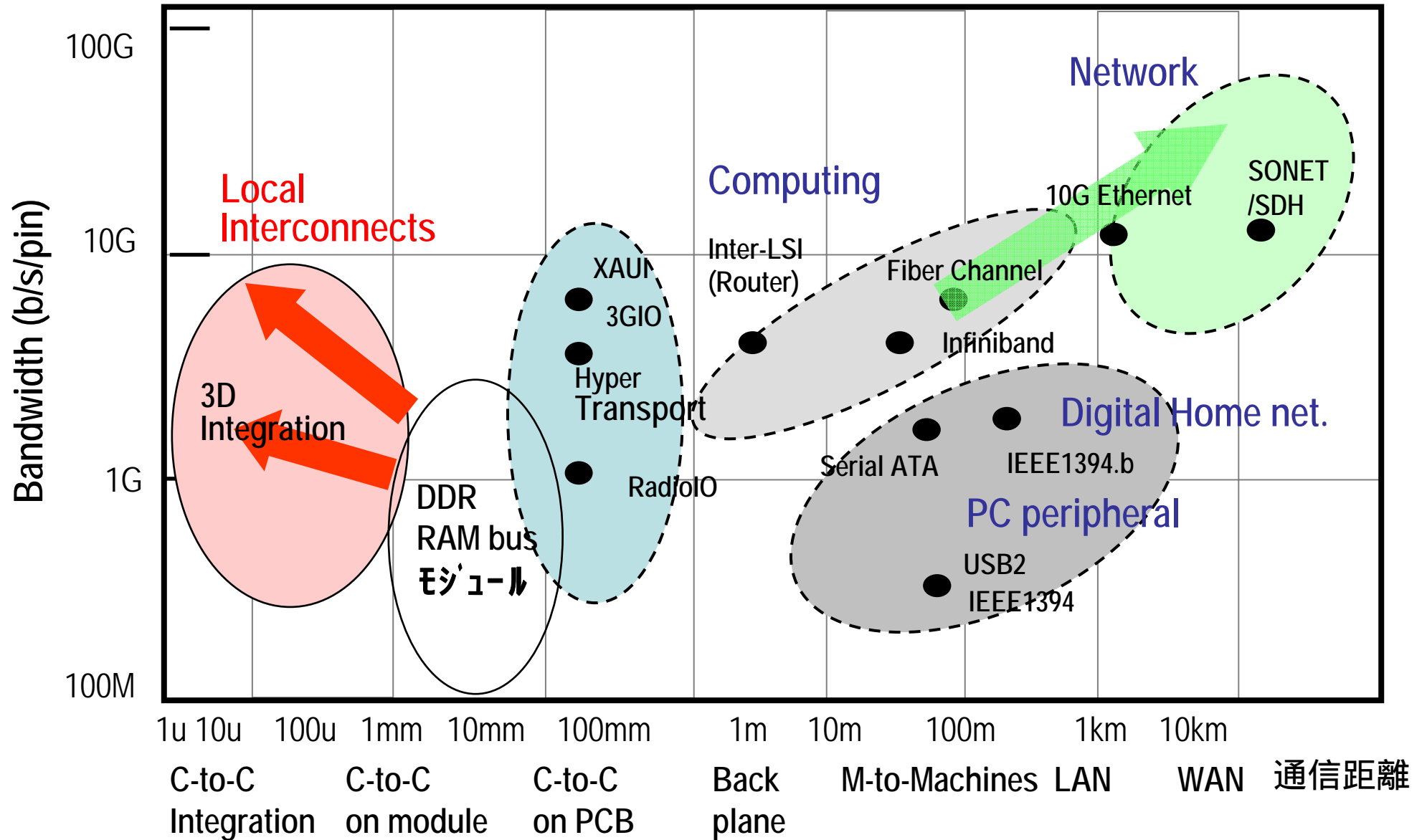


# 無線インタコネクタ技術

## 通信と集積技術の融合

1. 集積化アンテナを用いたチップ間無線インタコネクタ
  - ・周波数20GHzの正弦波信号のSiチップ間送受信を実証
  - ・周波数3GHzのガウシアンモノサイクルパルスで送受信を実証
  - ・UWB方式送受信回路を設計して、通信特性評価
  - ・10チップにわたる *GW: Global Wireless Interconnect* の実現見通し
2. 集積化インダクタを用いた隣接チップ間無線インタコネクタ
  - ・インダクタ共振現象を利用した、高速・低電力通信回路を考案
  - ・テストチップ試作・評価により 1 Gbps (@0.84mW) の通信を実証
  - ・低電力化、小面積化により *LWI: Local Wireless Interconnect* の実現見通し

# 極短距離インタコネクションの位置づけ



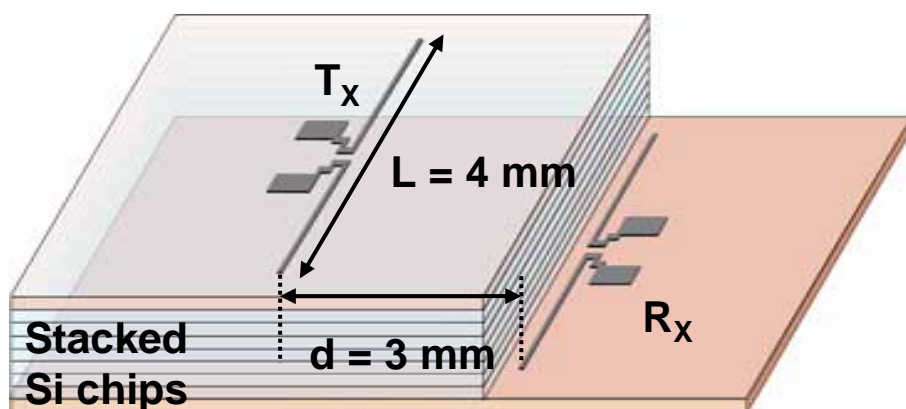
# インタコネク技術の適用領域

## 三次元集積・積層実装

	チップ内	チップ間	PCB, ボード間, 装置間
電気 インタコネク	多層配線 伝送線路	ボンディングワイヤ 貫通ビア + バンプ	PCB伝送線路, ケーブル: 同軸, フラット
無線 インタコネク		誘導結合 (L) 短距離 静電結合 (C) 極短距離 電磁波結合 (アンテナ) 長距離	
光 インタコネク	集積化光素子, 導波路	光配線基板	光ファイバー

# 集積化アンテナによるUWB信号伝送

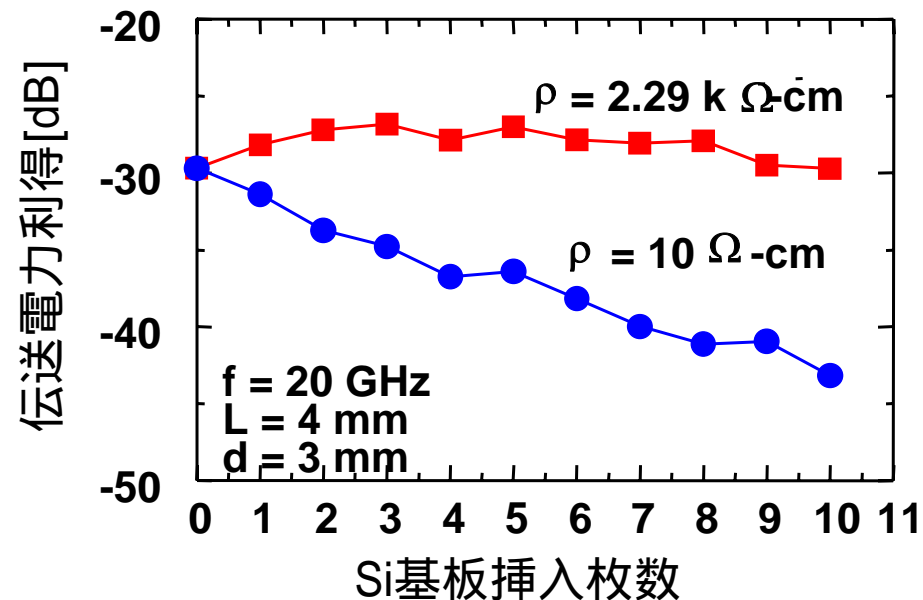
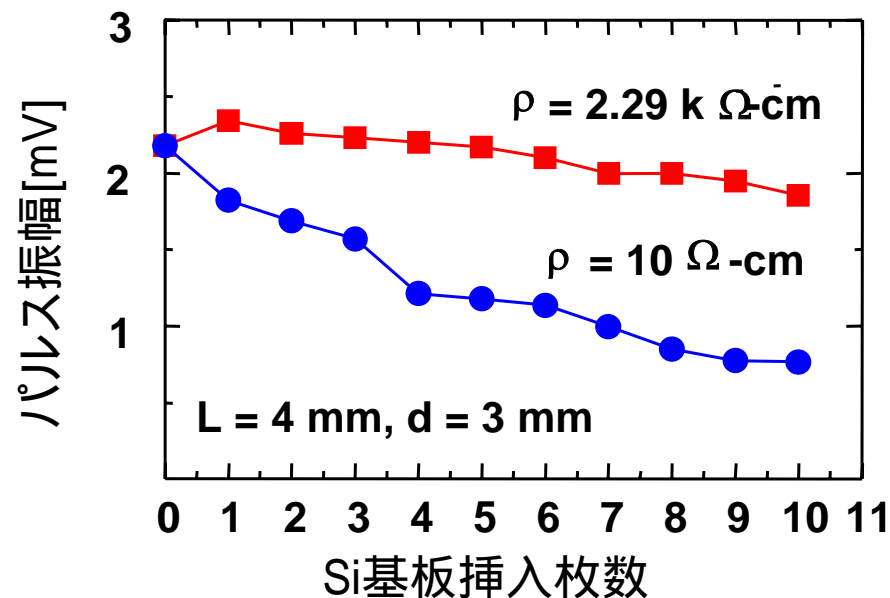
Si基板を通して20GHzのパルス電磁波が伝搬し、UWB通信ができることを実証。無線三次元集積におけるグローバル無線インタコネクションの基礎データを取得。



Siチップ積層構造

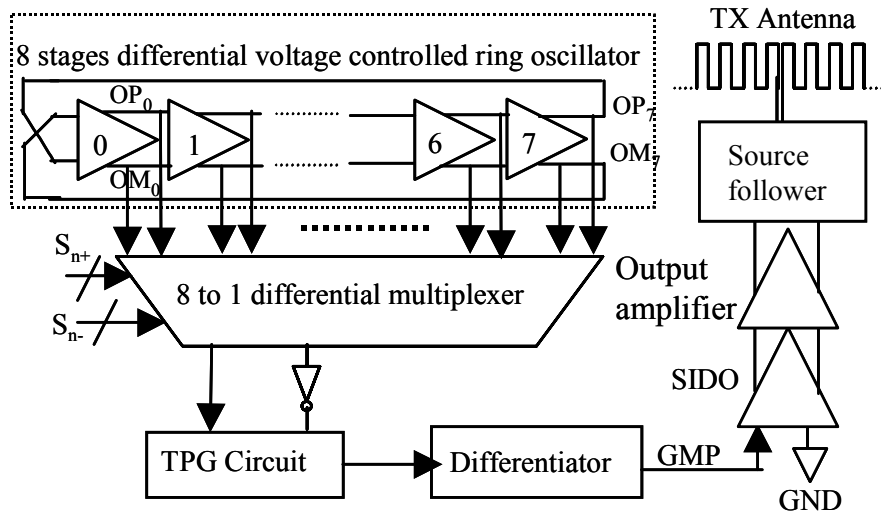
## 信号減衰率のSi基板抵抗率依存性

- 4.9 dB/mm (  $\rho = 10 \text{ } \Omega\text{-cm}$  )
- 0.4 dB/mm (  $\rho = 2.29 \text{ k } \Omega\text{-cm}$  )

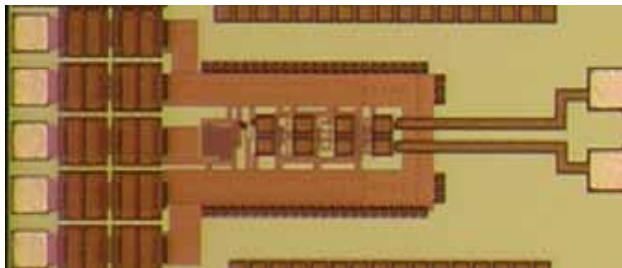


# Siチップ間UWB送信回路 / 受信回路

## ガウシアンモノサイクルパルス送信回路

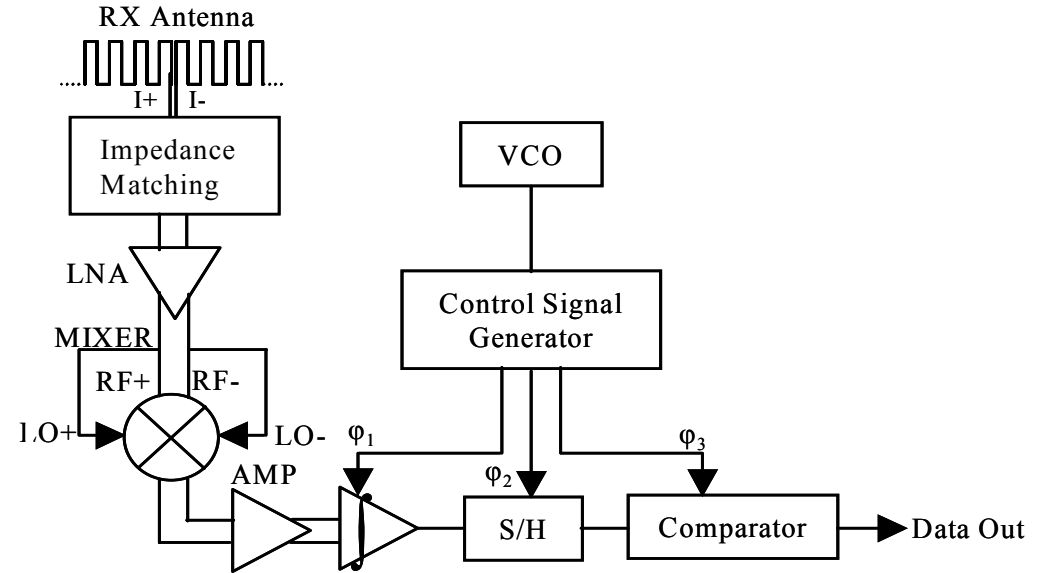


パルス幅	0.46ns ( $f_c=2.17\text{GHz}$ )
面積	0.03mm <sup>2</sup>
消費電力	21.6mW
データレート	1.16Gbps

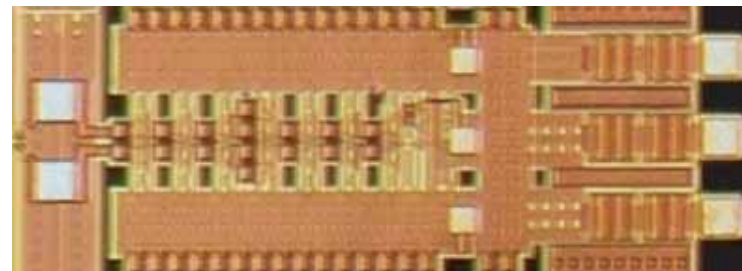


国際会議発表 Symposium on VLSI Circuits 2006

## UWB信号の受信復調回路

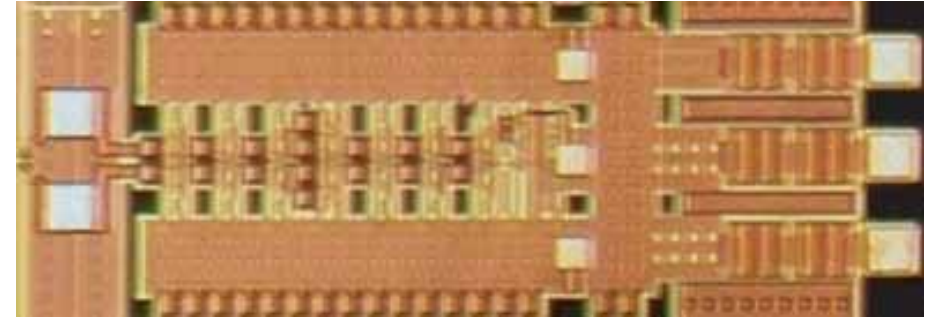
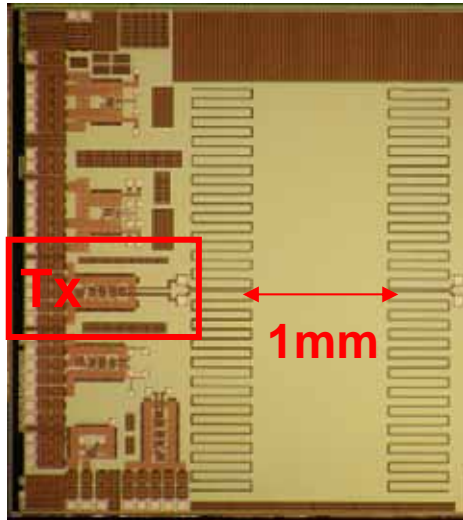


3dB 帯域幅	3GHz at $f_c=3\text{GHz}$
面積	0.61mm <sup>2</sup>
消費電力	32mW
復調レート	250 ~ 400Mbps

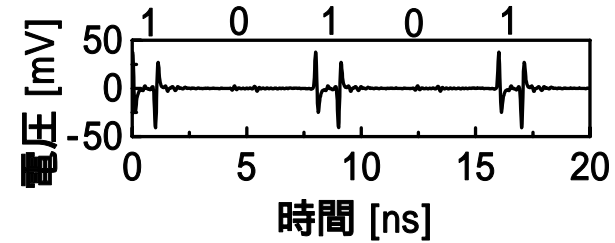


N. Sasaki, et al., IWUWBT 2005

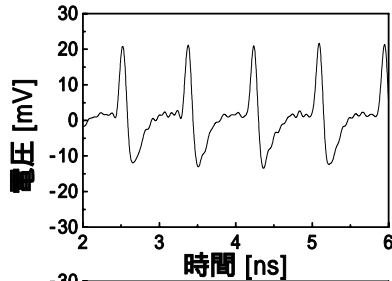
# Siチップ間UWB送信回路 / 受信回路



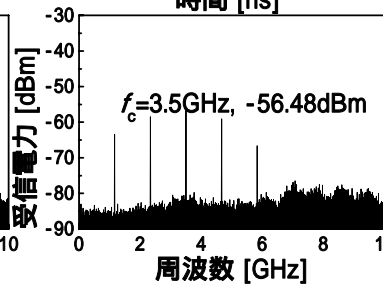
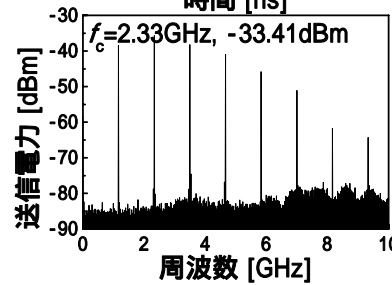
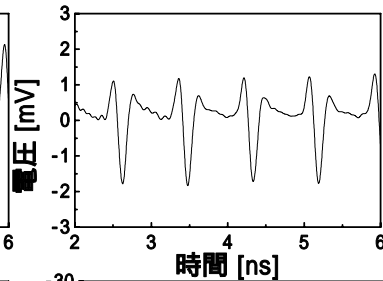
入力  
(GMP)



送信波形

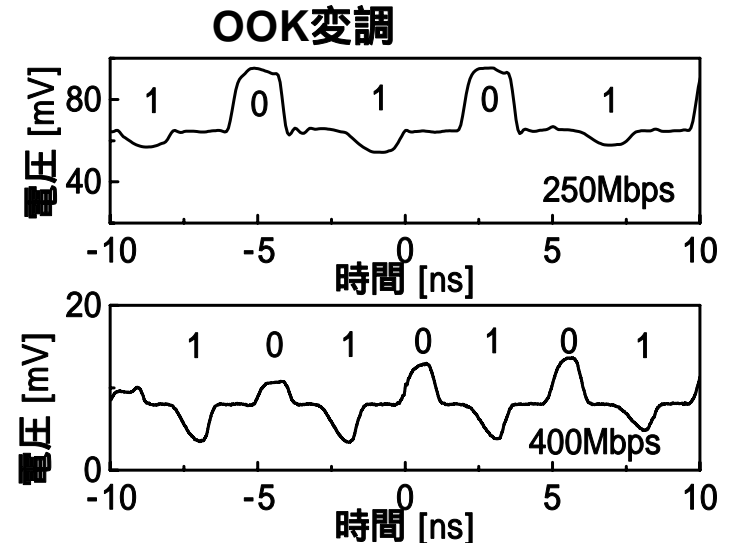


受信波形



GMPのオンチップ生成、送信に成功

出力復調  
データ



$V_{pp} = 63\text{mV}$ のGMPを復調。データレート: 400Mbps

# 無線インタコネクタ技術

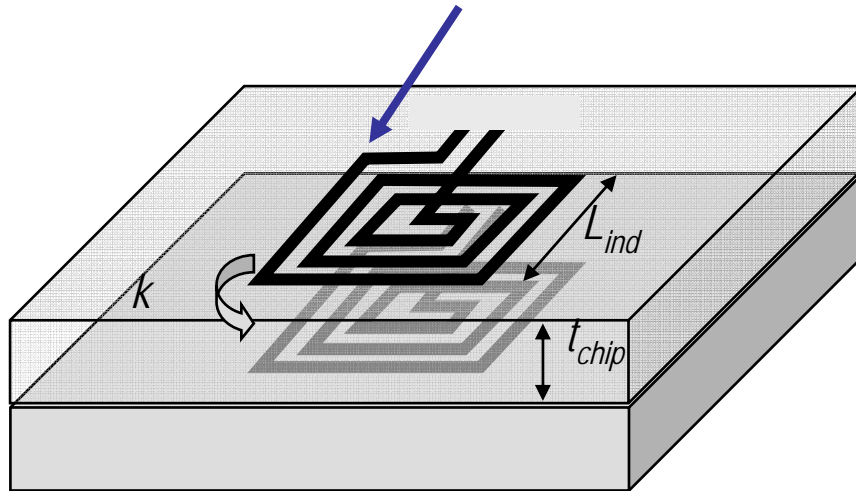
## 通信と集積技術の融合

1. 集積化アンテナを用いたチップ間無線インタコネクタ
  - ・周波数20GHzの正弦波信号のSiチップ間送受信を実証
  - ・周波数3GHzのガウシアンモノサイクルパルスで送受信を実証
  - ・UWB方式送受信回路を設計して、通信特性評価
  - ・10チップにわたる *GW: Global Wireless Interconnect* の実現見通し
2. 集積化インダクタを用いた隣接チップ間無線インタコネクタ
  - ・インダクタ共振現象を利用した、高速・低電力通信回路を考案
  - ・テストチップ試作・評価により 1 Gbps (@0.84mW) の通信を実証
  - ・低電力化、小面積化により *LWI: Local Wireless Interconnect* の実現見通し

# インダクタ共振による無線インタコネク ト LWI

スパイラルインダクタでカップリング  
LC共振特性の利用

スパイラルインダクタ



Si 基板

3Dカスタムスタックシステム  
大規模なシステム  
高機能なシステム

現在の3次元集積システム  
チップ間配線が複雑  
高度な位置合わせが必要  
内部チップの放熱が困難



# オンチップ・スパイラル・インダクタ

CMOSプロセスの多層配線を実現可能

自己共振周波数  $f_{self} = \frac{1}{2\pi\sqrt{LC}}$

Q値(振幅の大きさ)  $Q_{LC} \propto \sqrt{\frac{L}{C}}$

Qを下げずに共振周波数を下げる



インダクタンスの増加



多層配線を利用し、  
スタック型インダクタを作成

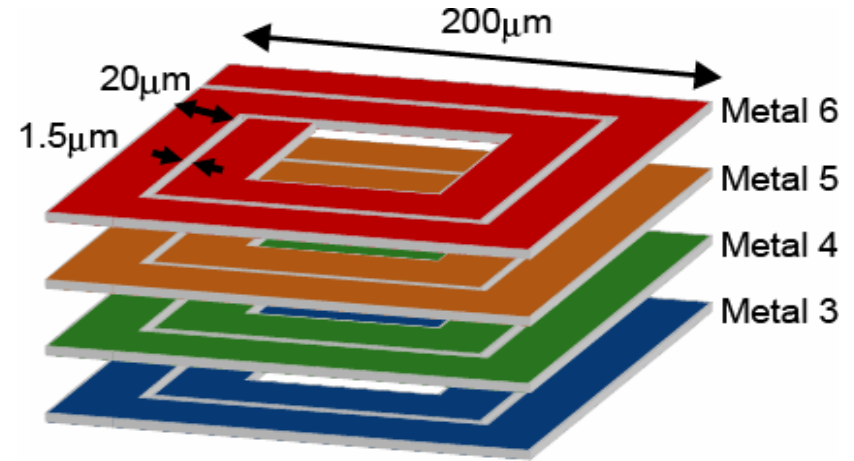


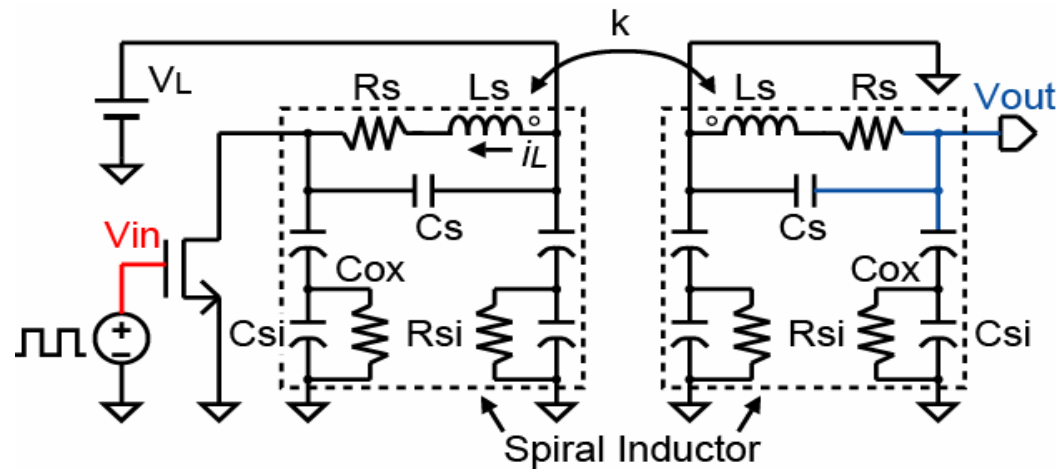
図 スタック型インダクタ

表 インダクタパラメータ

Ls	17nH	Csi	39fF
Cs	95fF	Rsi	920
Rs	19	k	0.11
Cox	180fF	-	-

# 低消費電力データ転送の実現

共振現象を利用したインダクタ結合により低消費電力化



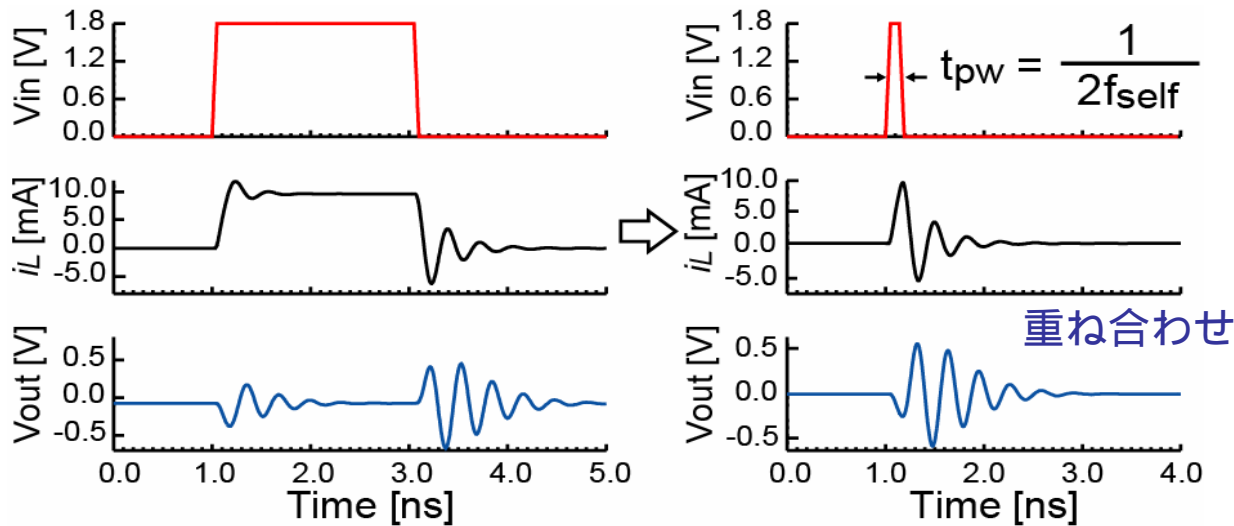
0.18um CMOS テクノロジ

パルス幅の下限:

100 ~ 150ps

自己共振周波数:

3.3 ~ 5.0GHz

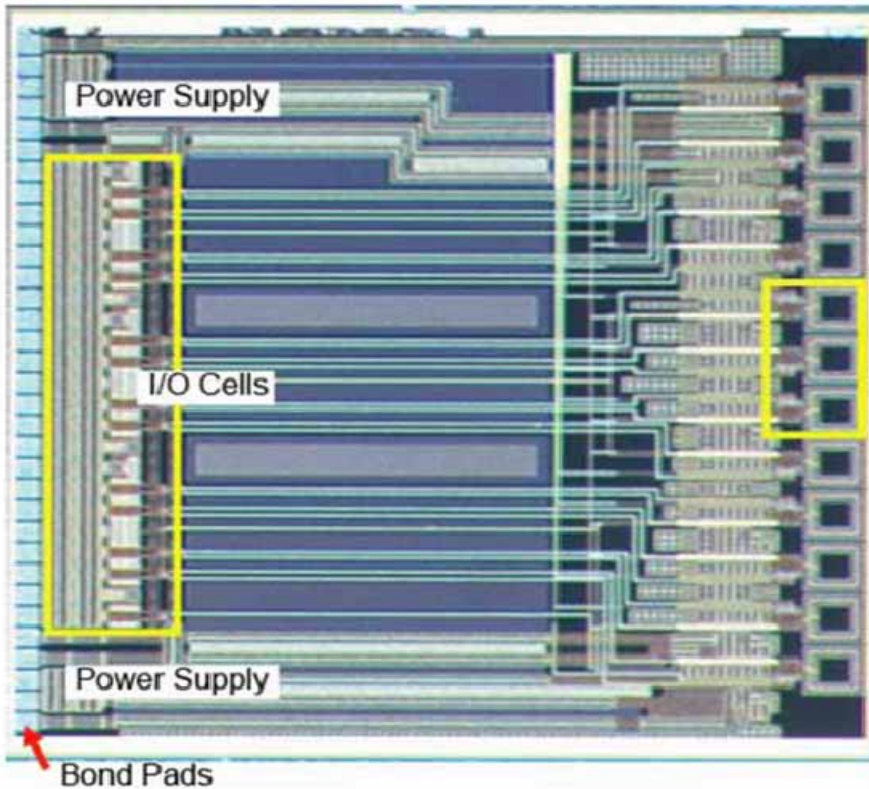


自己共振周波数を  
パルス幅に合わせる  
そのため、共振周波数を  
下げることが必要

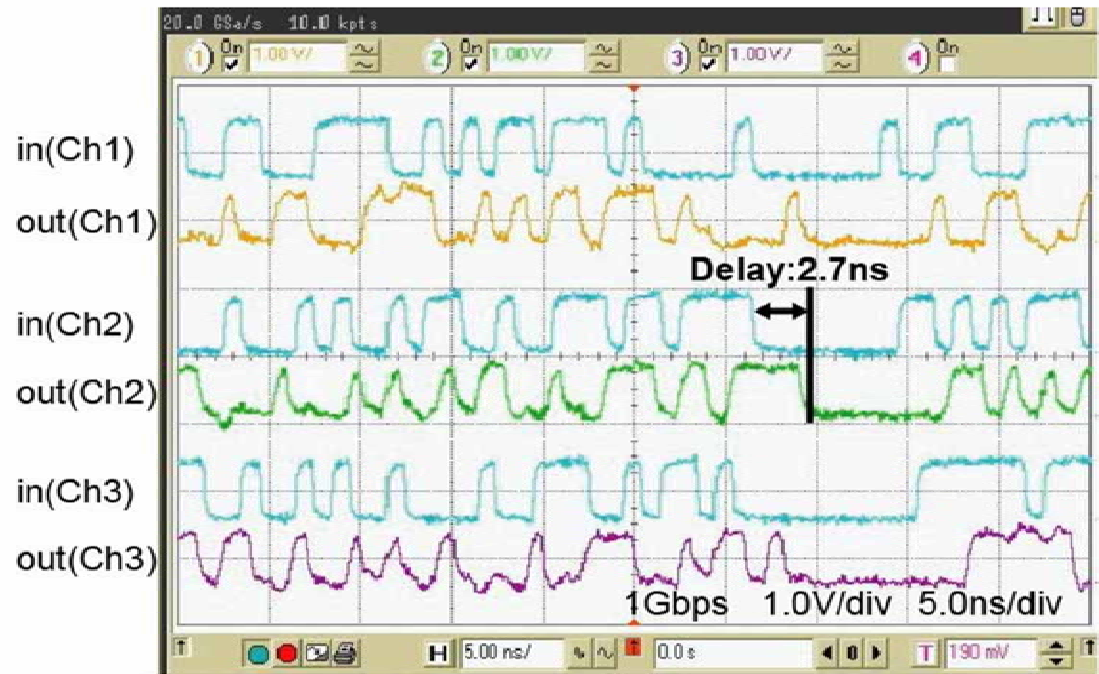
# LWIテストチップ

ビットレート1Gbpsを0.84mWで実現

測定波形 誤り率 $10^{-10}$



0.18um CMOS テクノロジ  
MIM Cap Metal : 6層  
電源電圧 : 1.8V  
インダクタサイズ : 200um x 200um  
チップサイズ : 3.0mm x 3.0mm



国際会議発表:  
Symposium on VLSI Circuits 2005

# パッチアンテナを搭載した短距離無線回路

CMOS RF回路技術

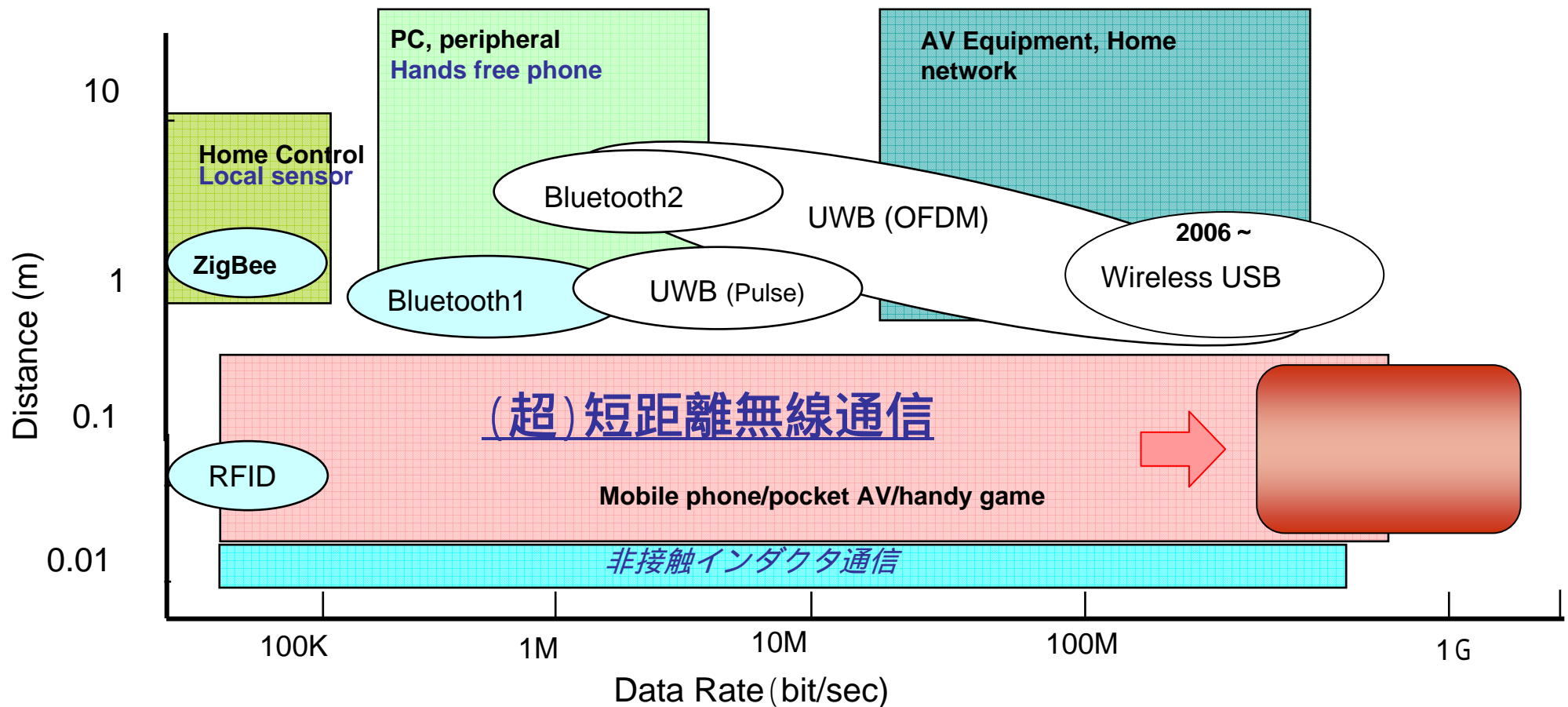
微細CMOS ミリ波帯

アーキテクチャの単純化

単一ブロックにRF機能の複合化

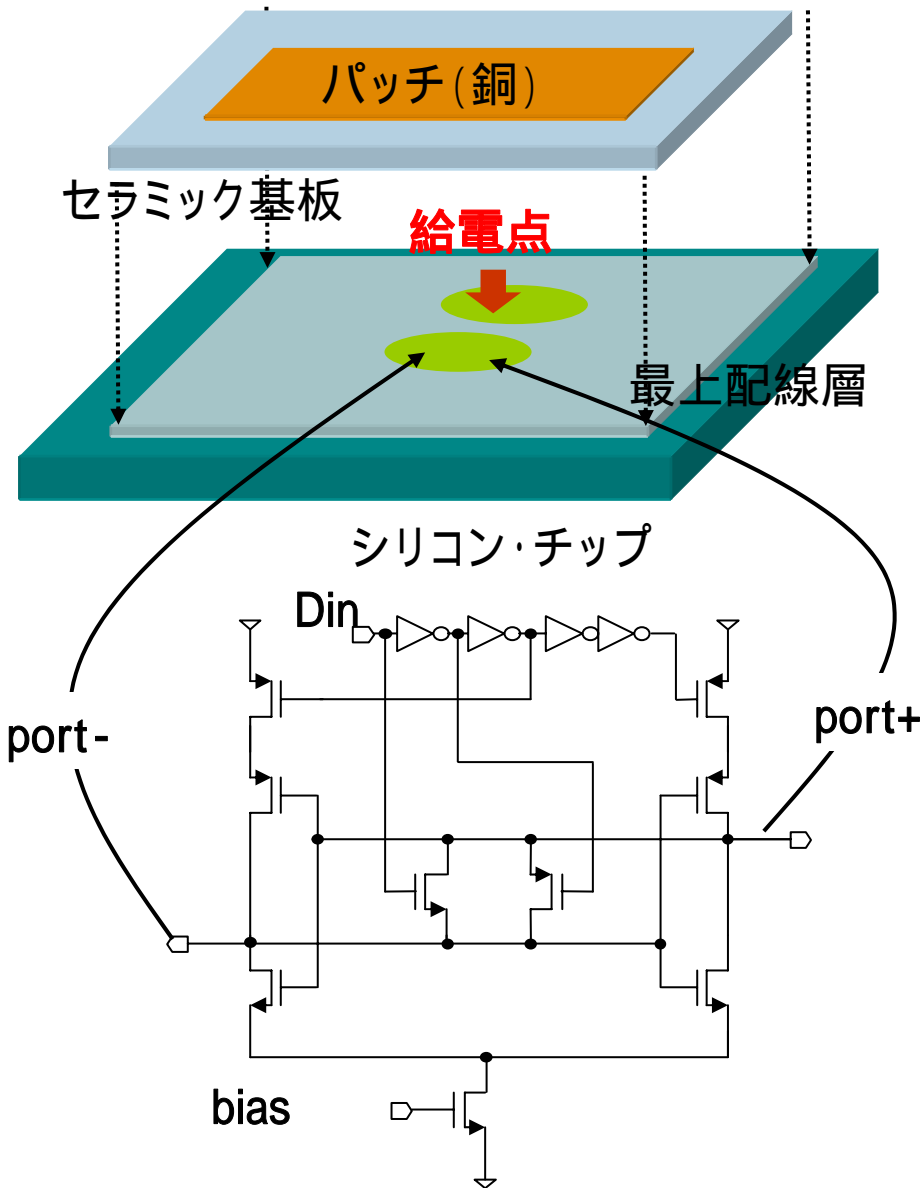
アンテナとICチップの一体化

アンテナを積層化共振器として利用



# パッチアンテナを搭載した短距離無線回路

アンテナ + 発振器 + OOK

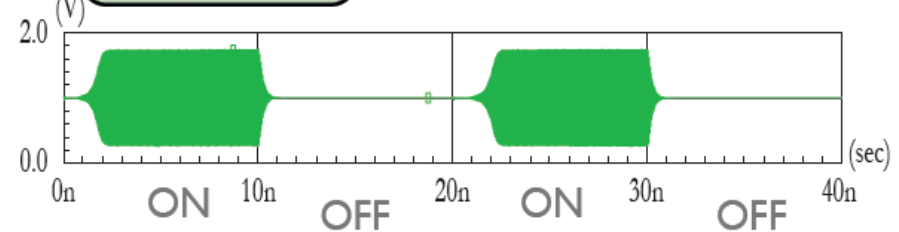


送信デジタル信号

送信: 放射型発振器

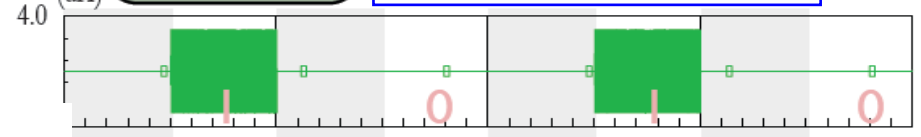


発振波形

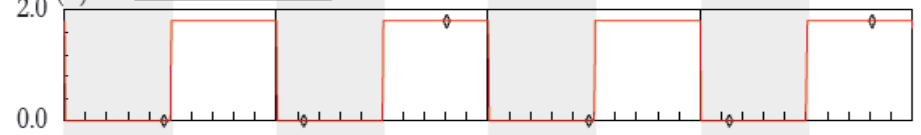


受信信号

受信: 超再生検波



発振制御



超再生検波

